



Europäisches
Patentamt

European
Patent Office

PCT/IB 03 / 05860
Office Européen
des brevets
JUN 2005
08.12.03

REC'D 16 DEC 2003

WIPO

PCT

Bescheinigung

Certificate

Attestation

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

02102731.3

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

R C van Dijk



Anmeldung Nr.:
Application no.: 02102731.3
Demande no:

Anmeldetag:
Date of filing: 11.12.02
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Philips Corporate Intellectual Property GmbH
Habsburgerallee 11
52064 Aachen
ALLEMAGNE
Koninklijke Philips Electronics N.V.
Groenewoudseweg 1
5621 BA Eindhoven
PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.
If no title is shown please refer to the description.
Si aucun titre n'est indiqué se référer à la description.)

Halbleiterbauelement mit bipolarem lateralem Leistungstransistor

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)
revendiquée(s)
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/
Classification internationale des brevets:

H01L29/00

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR IE IT LI LU MC NL PT SE SI SK

BESCHREIBUNG

Halbleiterbauelement mit bipolarem lateralem Leistungstransistor

Die Erfindung betrifft ein Halbleiterbauelement, insbesondere vom Planar-Epitaxial-Typ, mit mindestens einem bipolaren lateralen Leistungstransistor, der aus einer Gruppe von Einzeltransistoren mit gemeinsamer Kollektor-, Basis- und Emitterzone besteht, die durch drei Leiterbahnsysteme parallelgeschaltet sind. Die drei Leiterbahnsysteme führen die jeweiligen Emitter-, Basis- und Kollektorströme der Einzeltransistoren zusammen. Jeder Einzeltransistor umfasst einen Emitterbereich, der eine Emitter-Kontaktzone mit einem Emitterkontakt und mindestens eine aktive Emitterzone aufweist, einen Basisbereich, der eine Basis-Kontaktzone mit einem Basiskontakt, eine aktive Basiszone und einen inneren Basisvorwiderstand aufweist, und einen Kollektorbereich.

Bipolare Leistungstransistoren bestehen üblicherweise aus mehrfach nebeneinander integrierten Einzeltransistoren, die mit fingerförmigen Leiterbahnen versehen sind. Deshalb werden diese Leistungstransistoren auch als Multifingertransistoren bezeichnet. Durch die Aneinanderreihung erreicht man einen gegenüber einzelnen Transistoren höheren Ausgangsstrom.

An sich sind derartige bipolare Leistungstransistoren sehr robust. Dieses Argument ist z. B. entscheidend für den Einsatz von bipolaren Leistungstransistoren in Analogverstärkern, Peripherie-Datengeräten, Elektromedizin, Elektrofahrzeugen, zur Motorzündung, und Motorsteuerung, für unterbrechungsfreie Stromversorgung, für Schaltnetzteile und Fernsehableschaltungen.

Derartige Leistungstransistoren haben jedoch große Lastströme zu bewältigen. Diese Lastströme erzeugen sowohl einen Spannungsabfall als auch Wärme in dem Bauelement. Durch die mit einer Leistungsbelastung des Transistors unmittelbar verkoppelte Wärmeerzeugung und

der daraus resultierenden Temperaturerhöhung sind der Belastbarkeit eines Leistungstransistors Grenzen gesetzt.

- Ursache dafür ist es, dass bei einer örtlichen Temperaturerhöhung des Emitter-Basis-Überganges an der Stelle, wo eine derartige, auch nur geringfügige Temperaturerhöhung auftritt, der Emitterstrom an dem Emitter-Basis-Übergang zunehmen wird. Dies führt zu einem örtlichen Anstieg der Verlustleistung und damit zu einem weiteren Temperaturanstieg. Auf diese Art und Weise kann ein Lawineneffekt entstehen, der zu einem Durchbruch führt.
- 10 Eine hohe lokale Wärmefreisetzung bedeutet bei kurzfristiger Beanspruchung außerhalb des zulässigen Bereiches meistens noch keine bleibende Schädigung, bei längerer Überlastung kann jedoch eine irreversible Schädigung des Transistors auftreten. Das kann den Ausfall des Bauelements herbeiführen.
- 15 Zur Vermeidung dieser örtlichen Temperaturerhöhung, des sogenannten Durchbruches zweiter Art bzw. "second breakdown", werden Leistungstransistoren oft mit Widerständen in dem Emitter- oder Basis-Anschluss versehen.
- Wenn beispielsweise in der Emitterstrecke des Transistors Widerstände, die mit den Emitterfingern verbunden sind, vorgesehen werden, wird erreicht, dass bei einer etwaigen örtlichen Temperaturerhöhung und der damit in erster Linie einhergehender Stromerhöhung die Vorwärtsspannung am Emitter-Basis-Übergang und damit der Emitterstrom an diesem Emitter-Basis-Übergang verringert wird.
- 25 Aus DE 3035462 ist ein Halbleiterelement mit mindestens einem bipolaren Leistungstransistor mit parallel geschalteten Transistorbereichen und mit Basisteilbereichen dergestalt, dass zwischen aktiven Basisbereichen am Emitter-Basis-p-n-Übergang und kontaktierten Basisbereichen Widerstände, sogenannte Basisvorwiderstände angebracht sind, und der größte Teil des

Basisstromes über die Basisvorwiderstände fließt und der Spannungsabfall über dem Emitterbereich klein ist gegenüber der Spannung zwischen aktivem Basisbereich und kontaktiertem Basisbereich, bekannt.

- 5 Um eine möglichst vollständige Sicherung gegen den "second breakdown" für den gesamten Arbeitsbereich, in dem der Transistor betrieben werden können muss, zu erreichen, sind relativ hohe Basis-Vorwiderstände mit entsprechender Abisolation erforderlich. Oft sind jedoch die Betriebsumstände derart, dass auch viel niedrigere Widerstandswerte ausreichen, wie dies der Fall ist, wenn der Strom groß und gleichzeitig der Spannungsabfall am Widerstand niedrig
10 sein muss. Im allgemeinen lässt sich daher sagen, dass das Wählen bestimmter Widerstandswerte in Hinblick auf bestimmte Betriebsumstände des Transistors kein optimales Funktionieren des Transistors unter anderen Betriebsumständen gewährleisten kann.

- Der vorliegenden Erfindung liegt unter anderem die Aufgabe zugrunde, ein Halbleiterbauelement mit einem Leistungstransistor der in Rede stehenden Art anzugeben, der eine hohe thermische Belastbarkeit, insbesondere aufgrund einer Homogenisierung des Feldverlaufs, und einen einfachen Aufbau aufweist.
- 15

- Erfindungsgemäß wird die Aufgabe gelöst durch ein Halbleiterbauelement mit mindestens
20 einem lateralen bipolaren Leistungstransistor, der aus mindestens einer Gruppe von Einzeltransistoren mit gemeinsamer Kollektor-, Basis- und Emitterzone besteht, die durch drei Leiterbahnsysteme parallelgeschaltet sind, die die jeweiligen Emitter-, Basis- und Kollektorströme der Einzeltransistoren zusammenführen; und jeder Einzeltransistor einen Emitterbereich, der eine Emitter-Kontaktzone mit einem Emitterkontakt, mindestens eine aktive Emitterzone
25 und eine Verbindungszone zwischen der Kontaktzone und der aktiven Zone aufweist, einen Basisbereich, der eine Basis-Kontaktzone mit einem Basiskontakt und einem inneren Basisvorwiderstand aufweist, und einen Kollektorbereich, umfasst, wobei der innere Basisvorwiderstand ein strukturiertes Halbleitergebiet aus mindestens zwei Ringsegmenten ist, das an die Basiskontaktzone und den Basiskontakt angeschlossen ist.

Durch den inneren Basisvorwiderstand wird eine Homogenisierung des Feldstärke- und Stromverlaufs erreicht. Die integrierten inneren Basisvorwiderstände erzeugen eine Gegenkopplung, die im Leistungstransistor eine gleichmäßige Stromverteilung bewirkt. Eine unzulässige Temperaturerhöhung im Zentrum des Leistungstransistors wird dadurch sicher vermieden.

Nach einer bevorzugten Ausführungsform der Erfindung ist der innere Basisvorwiderstand ein strukturiertes Halbleitergebiet mit Emitter-Dotierung.

10

Aufgrund des höheren positiven Temperaturkoeffizienten (PTC) eines Basis-Vorwiderstandes mit Emitterdotierung gegenüber dem Basis-Gebiet wird die Gefahr eines Hotspots vermindert, indem an den heißeren Stellen die Basisstromgegenkopplung gegenüber den kühleren Stellen steigt und der Strom in den heißeren Orten reduziert wird.

15

Besondere Vorteile gegenüber dem Stand der Technik entfaltet die vorliegende Erfindung, wenn das Überlagerungsgebiet zwischen Basis-Leiterbahnsystem und Basisvorwiderstand minimiert ist.

20 Im Rahmen der vorliegenden Erfindung ist es weiterhin bevorzugt, dass die Leiterbahnsysteme durch eine Einlagenmetallisierung realisiert sind.

Bei einer Einlagenmetallisierung kann der Emitter nicht überall - insbesondere nicht unter dem Leiterbahnsystem der einzelnen Basisgebiete - an das Emitterleiterbahnsystem angeschlossen werden. Das nicht kontaktierte Emittergebiet wirkt - da hochohmiger - wie ein zusätzlicher gegenkoppelnder Emitterwiderstand.

25

Nachfolgend wird die Erfindung anhand von drei Zeichnungen näher erläutert.

Es zeigen:

Fig. 1 eine Draufsicht auf ein Ausführungsbeispiel eines erfindungsgemäßen

5 Halbleiterbauelementes mit Leistungstransistors,

Fig. 2 eine Draufsicht auf einen Ausschnitt eines Leistungstransistors gemäß Fig. 1,

Fig. 3 stellt einen Querschnitt des Leistungstransistors nach Fig. 1 dar.

Das Halbleiterbauelement umfasst einen Leistungstransistor, der als lateraler Bipolartransistor,
10 bevorzugt vom Planar-Epitaxial-Typ, ausgebildet ist.

Er umfasst eine Gruppe von Einzeltransistoren mit gemeinsamer Kollektor-, Basis- und
Emitterzone, die durch drei Leiterbahnsysteme parallelgeschaltet sind, die die jeweiligen
Emitter-, Basis- und Kollektorzonen der Einzeltransistoren verbinden.

15

Jeder Einzeltransistor hat einen Emitterbereich, der eine Emitterkontaktzone mit einem
Emitterkontakt und mindestens eine aktive Emitterzone aufweist.

Jeder Einzeltransistor hat auch einen Basisbereich, der eine Basiskontaktzone mit einem
20 Basiskontakt, mindestens eine aktive Basiszone und eine Verbindungszone zwischen der
Kontaktzone und der aktiven Zone aufweist.

Jeder Einzeltransistor umfasst weiterhin einen Kollektorbereich.

25 Wie die Fig. 3 zeigt, besteht das Halbleiterbauelement vom Planar-Epitaxial-Typ aus einem
Halbleiterkörper mit einem Substrat 8, auf das eine epitaktische Schicht 6 aufgewachsen ist.
Zwischen Substrat und epitaktischer Schicht ist - in dem hier betrachteten Teil des Halbleiter-
bauelements - auf übliche Art und Weise eine vergrabene gut leitende Schicht 7 erzeugt.

Die Epitaxieschicht ist üblicherweise mittels einer tiefen Trenndiffusion von der Umgebung abgeschlossen und bildet dadurch die Wanne, in der sich der laterale bipolare Leistungstransistor befindet.

- 5 Für den Kollektor sind in der epitaktischen Schicht durch von der Oberfläche her eindiffundierte Kollektor-Tiefdiffusionsbereiche leitende Kontaktzonen gebildet, die bis in die vergrabene Schicht 7 hineinragen und eine langgestreckte, fingerförmige Kollektorzone begrenzt, die über diese Kontaktzonen kontaktiert wird.
- 10 In dem Kollektorgebiet befindet sich für jeden Einzeltransistor eine Basiszone und in der Basiszone an der Oberfläche eine Emitterzone 3, 4.

- Die aktiven Emitterzonen der Einzeltransistoren sind, wie die Draufsicht in Fig. 1 zeigt, so angeordnet, dass sie in jedem Emitterfinger eine Folge von gleichen, aufeinanderfolgenden, jeweils einen Einzeltransistor bildenden Strukturen aufweist. In jedem dieser Einzeltransistoren umfasst die Emitterzone eine aktive Emitterzone 4, und eine Emitterkontaktzone 3.
- 15

- Im Emittergebiet 3,4 befindet sich an der Oberfläche ein kontaktierter Basisbereich 5. Der kontaktierte Basiskontaktbereich 5 ist zentral angeordnet, während diesen der Emitterbereich 4 ringförmig umschließt und der Emitterkontaktbereich 3 seitlich begrenzt. Der Emitterbereich 3, 4 wird wiederum von einem nichtkontaktierten Basisbereich 22 umgeben.
- 20

- Die Verbindung zwischen dem nichtkontaktierten Basisbereich 22 und dem kontaktierten Basisbereich 2 ist teilweise durch Vorwiderstände 2 unterbrochen. Die Vorwiderstände sind als Ringsegmente zwischen dem kontaktierten Basisbereich 2 und dem kontaktierten Emitterbereich 3 angeordnet.
- 25

Dazu ist zwischen dem kontaktierten Emitterbereich 3 und dem kontaktierten Basisbereich 5 ein segmentierter ringförmiger Bereich 2 angebracht, der im allgemeinen die gleiche Dotierung

wie der Emmitter aufweist, jedoch an das Basispotential angeschlossen ist. Durch den segmentierten ringförmigen Bereich 2 wird der Basisbereich eingeschnürt.

Die eingeeengten Basisbereiche unterhalb des ringförmigen Bereiches 2 realisieren die eigentlichen Basisvorwiderstände.

Jeder Basisvorwiderstand 2 ist durch zwei bevorzugt in Umfangsrichtung in Abständen von 180° angeordnete Trennfugen in zwei Ringsegmente aufgeteilt. Jedes Ringsegment kann auch an seinem freien, von dem Basiskontakt abgewandten Ende eine konische Abschrägung (Fase) aufweisen.

Nach einer bevorzugten Ausführungsform der Erfindung sind die Trennfugen unter der Leiterbahn, die die Basiszonen verbindet, angeordnet. Bevorzugt ist die Breite der Trennfugen größer oder gleich der Breite der Basisleiterbahn.

Die Trennfuge weist daher mindestens eine Breite auf, welche der Breite der Basisleiterbahn entspricht, so dass das Überlagerungsgebiet zwischen Basis-Leiterbahnsystem und Basisvorwiderstand minimiert ist.

Die konkrete Ausgestaltung der Ringsegmente und der Trennfugen liegt dabei im Ermessen des zuständigen Fachmannes. Wesentlich ist, dass erfindungsgemäß eine Ausgestaltung eines Basis-Vorwiderstandes aus mindestens zwei Ringsegmenten vorgesehen wird, wobei diese einzelnen benachbarten Ringsegmente bevorzugt in der Projektion zu beiden Seiten der Basisleiterbahn liegen.

Zu Zwecken der Isolation zwischen den einzelnen Transistorbereichen und den zum Anschluss benötigten, darüber liegenden Leitbahnsystemen für Basis, Emmitter und Kollektor sind ein oder mehrere isolierende Schichten auf der oberen Hauptfläche 20 abgeschieden, die aus Gründen der Deutlichkeit in Fig. 3 jedoch nicht dargestellt sind.

Durch die Öffnungen in der isolierenden Schicht werden die Emitterkontaktzone, die Basiskontaktzone und der Basisvorwiderstand sowie der Kollektor über die jeweiligen Leiterbahnen an das Bezugspotential angeschlossen. Insbesondere zur Kontaktierung des

5

Basiskontaktbereichs 5 und der Basisvorwiderstände 2 sind die Kontaktfenster 1 vorgesehen. Die Kontaktfenster bilden gemeinsame Kontaktfenster für die Basismetallisierung und für die Metallisierung der Vorwiderstände.

- 10 Die Kontaktierung des Basisbereichs 2 wird durch die Basisleitbahn 14 bewirkt. Zwischen nichtkontaktiertem Basisbereich 22 und der Oberfläche 20 liegt der Emitterbereich 1. Der Emitterbereich 1 ist durch das Emitterleitbahnsystem 13 kontaktiert, das üblicherweise in zwei Finger 13 a, 13b aufgeteilt ist. Zur Kontaktierung der KollektorTief-Diffusionsbereiche 5 sind weiterhin Kollektorleitbahnen angebracht.

15

Für den Kollektoranschluss kann sich auch auf der unteren Hauptebene des Substrates eine Metallisierung auf einer isolierenden Schicht befinden.

- 20 Die erforderlichen elektrischen Verbindungen zwischen und zu den Einzeltransistoren und die Kontakte werden bevorzugt aus einer einzigen ursprüngliche zusammenhängenden Metallisierungsschicht gebildet, die auf der Passivierungsschicht abgeschieden wird.

- Aus der Metallisierungsschicht werden die kammartigen Leiterbahnsysteme gebildet, die zusammen mit den Kontakten die gewünschte Verschaltung ergibt. Dafür ist nur eine einzige
25 Metallisierungsebene erforderlich.

Bei diskreten Leistungstransistoren ist die gleiche Struktur, wie in Fig. 1 dargestellt, realisierbar, wobei Kollektor-Tief-Diffusionen entfallen.

Die erfindungsgemäßen planaren Bipolartransistoren können beispielsweise durch das Standardverfahren zur Herstellung von Bipolartransistoren, der SBC-Technik (Standard buried collector-technique) hergestellt werden. Ein anderes mögliches Herstellungsverfahren ist die
5 Isoplanar-Technik.

Nach einer bevorzugten Ausführungsform der Erfindung ist der laterale Bipolartransistor ein npn-Leistungstransistor und umfasst eine Emitterzone 3,4 vom n-Leitungstyp, eine Basiszone
10 5 vom p-Leitungstyp und eine Kollektorzone vom n-Leitungstyp.

Ausgangsmaterial für einen npn-Leistungstransistor nach der Erfindung ist ein p-leitendes Siliziumplättchen, in das an Stellen, wo später Transistoren realisiert werden, eine vergrabene hochdotierte n^+ -Schicht eindiffundiert wird. Danach wird eine dünne n-dotierte Epitaxieschicht mit einer Dicke von 2 bis 18 μm aufgewachsen. Durch tiefe Diffusion vom p-Typ wird diese
15 in isolierte Gebiete zerteilt.

Die vergrabene Schicht 7 vom n-Leitungstyp dient zum niederohmigen Anschluss der Kollektorzone 6 des npn-Transistors. Die vergrabene Schicht 7 liegt parallel zur Halbleiteroberfläche. Ebenfalls zum niederohmigen Anschluss der Kollektorzone des npn-Transistors dient eine
20 Halbleiterzone vom n-Leitungstyp, die von der Halbleiteroberfläche aus bis zur vergrabenen Schicht 7 verläuft. Der npn-Transistor ist von anderen, in der Fig. 1 nicht dargestellten, Bauelementen durch eine Separationszone vom p-Leitungstyp separiert.

Nun erfolgt in zwei weiteren Dotierungsschritten die p-Dotierung der Epitaxieschicht für die
25 Basis und die n-Dotierung der Epitaxieschicht für den flachen Emitter. Damit entstehen planare npn-Transistoren. Die Isolation der Kollektorgebiete erfolgt hier also durch Sperrschichtisolation.

Im Basisbereich 2 sind die zu Ringsegmenten strukturierten Diffusionsbereiche 4 angeordnet. Diese Diffusionsbereiche 4 bilden den inneren Basis-Vorwiderstand. Diese Diffusionsbereiche 4 besitzen die gleiche Art der Dotierung wie der Emitterbereich 3. Die Diffusionsbereiche 4 können daher gleichzeitig mit dem Emitterbereich 3 hergestellt werden. Zur Herstellung der

5 Diffusionsbereiche 4 werden daher keine zusätzlichen Technologieschritte benötigt.

Der Basis-Vorwiderstand 2 wird durch die zwei Teilzonen gebildet, die zwischen Basiszone 5 und Kontakt 1 liegt; insbesondere unterhalb der Basisleitbahn 14. Die Größe des Basisvorwiderstandes 2 wird durch die Dimensionierung der Diffusionszone eingestellt. Die Dimensionie-

10 rung der Diffusionszone des Emitters sowie die Lage der Kontakte 3 ist ebenfalls von (i.a. sekundärer) Bedeutung.

Schließlich wird auf die Oberfläche des Halbleiterkörpers eine Isolationsschicht aufgebracht und derart strukturiert, dass die Kontaktzonen anschließbar sind. Dazu werden Kontaktöff-

15 nungen in die Isolationsschicht eingebracht, die metallische Kontakte aufnehmen, die die Verbindung zu den Leiterbahnsystemen bilden. Für die Leiterbahnsysteme wird bevorzugt eine einlagige Metallisierung aufgebracht. Dazu wird eine dünne geschlossene Metallschicht aufgedampft, die anschließend photolithographisch strukturiert wird.

20 Besonders vorteilhaft lassen sich erfindungsgemäße Leistungstransistoren für Anwendungen im nieder- und mittelfrequenten Bereich einsetzen.

PATENTANSPRÜCHE

1. Halbleiterbauelement mit mindestens einem lateralen bipolaren Leistungstransistor, der aus mindestens einer Gruppe von Einzeltransistoren mit gemeinsamer Kollektor-, Basis- und Emitterzone besteht, die durch drei Leiterbahnsysteme parallelgeschaltet sind, die die jeweiligen Emitter-, Basis- und Kollektorströme der Einzeltransistoren zusammenführen; und
- 5 jeder Einzeltransistor einen Emitterbereich, der eine Emitter-Kontaktzone mit einem Emitterkontakt, mindestens eine aktive Emitterzone und eine Verbindungszone zwischen der Kontaktzone und der aktiven Zone aufweist, einen Basisbereich, der eine Basis-Kontaktzone mit einem Basiskontakt und einem inneren Basisvorwiderstand aufweist, und einen Kollektorbereich, umfasst,
- 10 dadurch gekennzeichnet,
- dass der innere Basisvorwiderstand ein strukturiertes Halbleitergebiet aus mindestens zwei Ringsegmenten ist, das an die Basiskontaktzone und den Basiskontakt angeschlossen ist.
2. Halbleiterbauelement gemäß Anspruch 1,
- 15 dadurch gekennzeichnet,
- dass der innere Basisvorwiderstand ein strukturiertes Halbleitergebiet mit Emitter-Dotierung ist.
3. Halbleiterbauelement gemäß Anspruch 1,
- 20 dadurch gekennzeichnet,
- dass das Überlagerungsgebiet zwischen Basis-Leiterbahnsystem und Basisvorwiderstand minimiert ist.

4. Halbleiterbauelement gemäß Anspruch 1,

dadurch gekennzeichnet,

dass die Leiterbahnsysteme durch eine Einlagenmetallisierung realisiert sind.

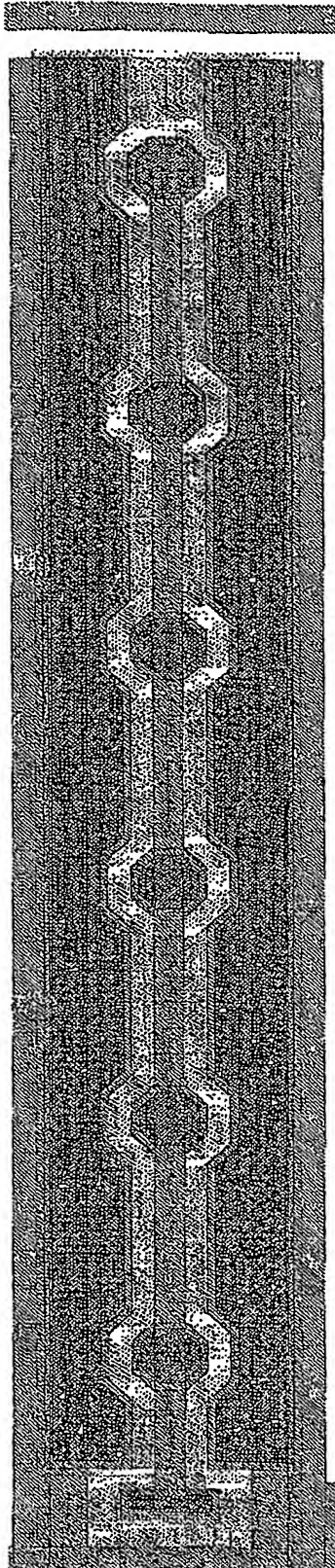


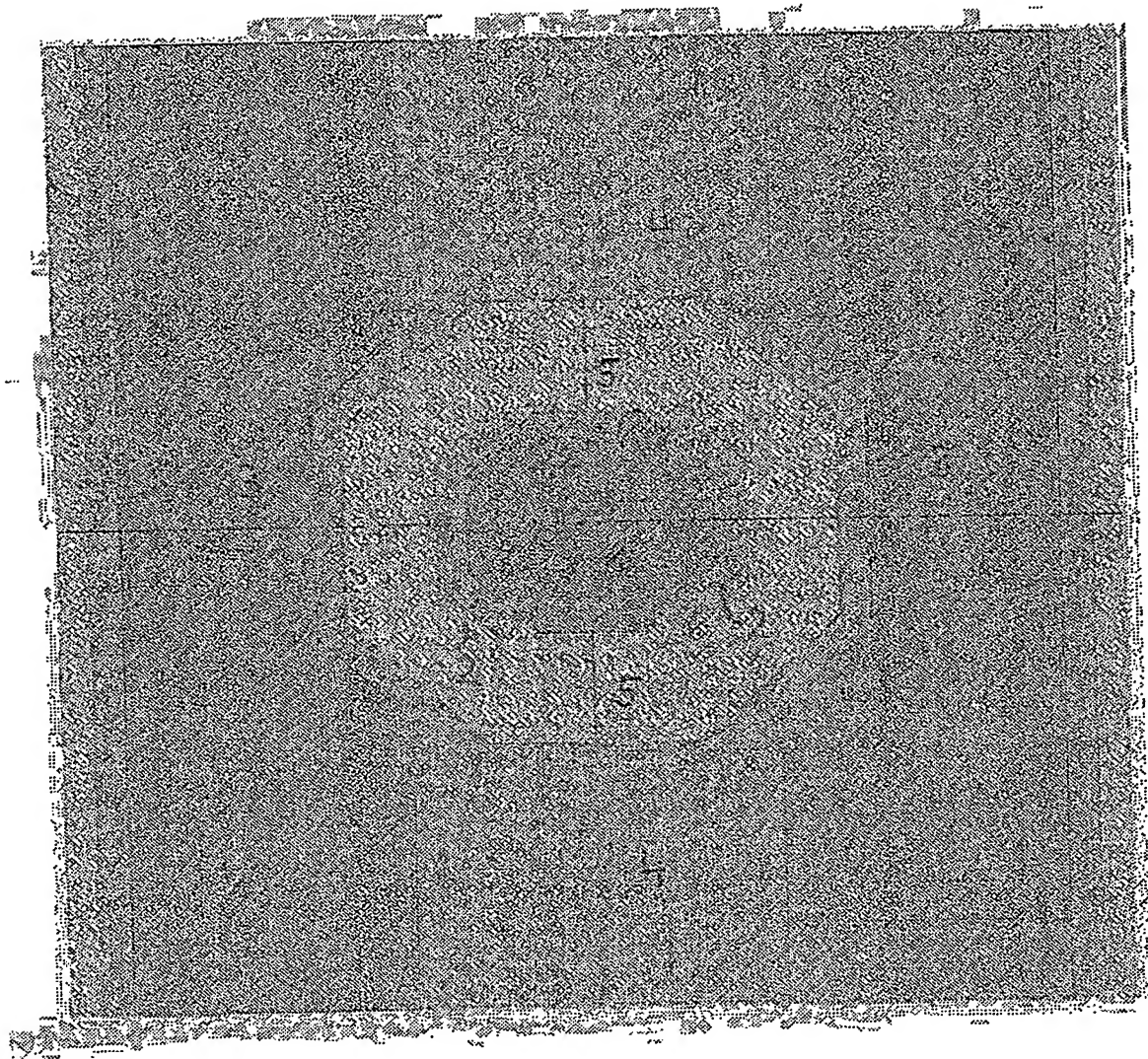
ZUSAMMENFASSUNG

Halbleiterbauelement mit bipolarem lateralem Leistungstransistor

- Halbleiterbauelement mit mindestens einem lateralen bipolaren Leistungstransistor, der aus mindestens einer Gruppe von Einzeltransistoren mit gemeinsamer Kollektor-, Basis- und
- 5 Emitterzone besteht, die durch drei Leiterbahnsysteme parallelgeschaltet sind, die die jeweiligen Emitter-, Basis- und Kollektorströme der Einzeltransistoren zusammenführen; und jeder Einzeltransistor einen Emitterbereich, der eine Emitter-Kontaktzone mit einem Emitterkontakt, mindestens eine aktive Emitterzone und eine Verbindungszone zwischen der Kontaktzone und der aktiven Zone aufweist, einen Basisbereich, der eine Basis-Kontaktzone
- 10 mit einem Basiskontakt und einem inneren Basisvorwiderstand aufweist, und einen Kollektorbereich, umfasst, wobei dass der innere Basisvorwiderstand ein strukturiertes Halbleitergebiet aus mindestens zwei Ringsegmenten ist, das an die Basiskontaktzone und den Basiskontakt angeschlossen ist.

15 Fig.1





RG2

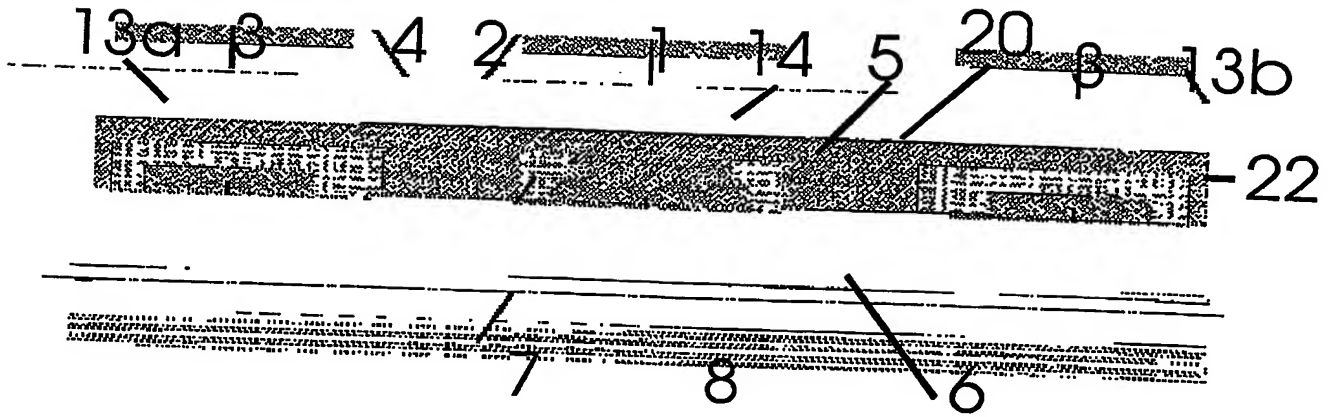


FIG3

This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.